

SFC

SAMPLING FREQUENCY CONVERTER

Option 1.630.171.00

Installation Instructions

SFC

ABTASTRATEN-WANDLER

Option 1.630.171.00

Einbauanleitung

Prepared and edited by:
STUDER Professional Audio AG
Technical Documentation
Althardstrasse 30
CH-8105 Regensdorf - Switzerland

Copyright by STUDER Professional Audio AG
Printed in Switzerland
Order no. 10.27.3571 (Ed. 0295)

We reserve the right to make alterations

STUDER is a registered trade mark of STUDER Professional Audio AG, Regensdorf

Contents

1. Installing the sampling frequency converter (SFC) in D730/D731 3
2. Sampling frequency converter (SFC-Board) 4
3. Installing the sampling frequency converter (SFC) D732..... 6

Inhalt

1. Einbau des Abtastraten-Wandlers (SFC) in D730/D731 7
2. Abtastraten-Wandler (SFC-Board) 8
3. Einbau des Abtastraten-Wandlers (SFC) D732 10
SFC-Board 1.630.170.20 11

1. Installing the sampling frequency converter (SFC) in D730/D731 CD-Player

SFC chip

A sampling frequency converter can be installed as an option in the STUDER CD players. The SFC (sampling frequency converter) chip which is based on international STUDER patents can convert asynchronously between any two sampling frequencies.

Digital output with 48 kHz

In the application for the D730 and D731 the SFC supplies a 48kHz digital signal. For external synchronization via the word clock input (TTL $\pm 5 \dots \pm 15V$) or an AES/EBU reference signal the SFC can synchronize to any clock between 32kHz and 48kHz.

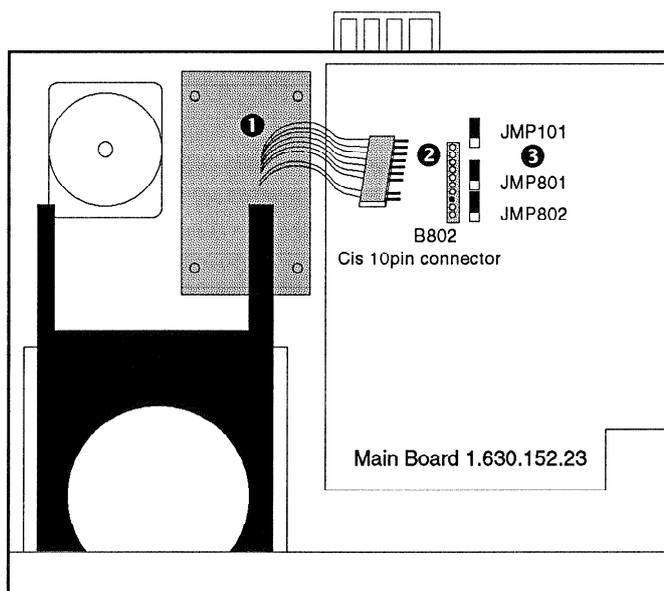
Varispeed

The varispeed function of the CD players with SFC board can also be used in digital systems. The sampling frequency of the digital output remains synchronous to the clock reference of the SFC.

Installing the SFC option

Technical progress gives the option of installing a SFC board in CD players with main boards labeled "hardware .22" (starting from serial numbers 1950 (D730) or 1600 (D731) respectively). However, the predecessor versions, hardware index .20 and .21 must be replaced by the new main board.

The control software must be version 1.2 or higher.



- ❶ Install the SFC board.
- ❷ Plug in connection from SFC Board into socket (cis connector B802) on main board.
- ❸ For operation with the SFC board set the three jumpers to the positions depicted above: JMP101 (P101-P102), JMP801 (P801-P802) and JMP802 (P804-P805).

D731 with SFC board. Identical installation on the D730, except that the option board is located on the left front.

Ordering information	Kit comprising SFC board, installation material and instructions	Part No. 1.630.171.00
	1 SFC Kit instruction D73x installation instruction	10.27.3570
	4 Z-Screw, IS, ZN, M3x6	21.53.0354
	4 Serrated lock washer A D3.2	24.16.2030
	4 Stand-off studs (Bolt) MS M3/M3 x 40	27.10.0340
	1 SFC Board	1.630.170.20

2. Sampling frequency converter (SFC board) 1.630.170.20

The optional SFC board is an asynchronous sampling frequency converter. It accepts digital audio data in AES/EBU or SPDIF format with TTL signal level. An AES/EBU signal with TTL level is available at the output.

Sampling frequencies The sampling frequency of the input signal can vary within the range of 32 to 48 kHz. On the output it can also vary from 32 to 48 kHz.

Synchronization The sampling frequency converter receives the input clock from the AES/EBU receiver and the output clock from the SYNC input. The SYNC input is intended for a word clock or AES/EBU signal with which the output is synchronized. If AES/EBU synchronization is used, the output is in phase (AESII) with the SYNC input. In the absence of a SYNC signal the internal 48 kHz reference is used for synchronization.

Setting time The setting time can be changed over with jumpers JP4/JP5/JP6 between 200 ms and 800 ms. (See label of Jumpers on SFC (PCB) printed circuit Board!) If the input and output clock are stable, a setting time of 800 ms can be used. This setting offers the best signal quality and maximum jitter suppression. The fast setting time (200 ms) is to be selected for varispeed applications.

Group delay The group delay determines the depth of the FIFO memory that buffers the input data before they are processed. The settings 3 ms and 700 μ s can be selected with jumpers JP1/JP2/JP3. (See label of Jumpers on SFC (PCB) printed circuit Board!) With the short setting time the SFC responds with greater sensitivity to changes in the sampling frequency.

Word width The output supplies 20 bit audio data

Input signals **Audio** inputs signals "AES IN" in AES/EBU or SPDIF format with TTL level
Sampling frequency: 32 to 48 kHz

SYNC input "SYNC IN1": Word clock, AES/EBU or SPDIF signal with TTL level
Sampling frequency: 32 to 48 kHz

Reset input: The "RESET" signal is active low and initializes the SFC as well as the AES/EBU transmitter.

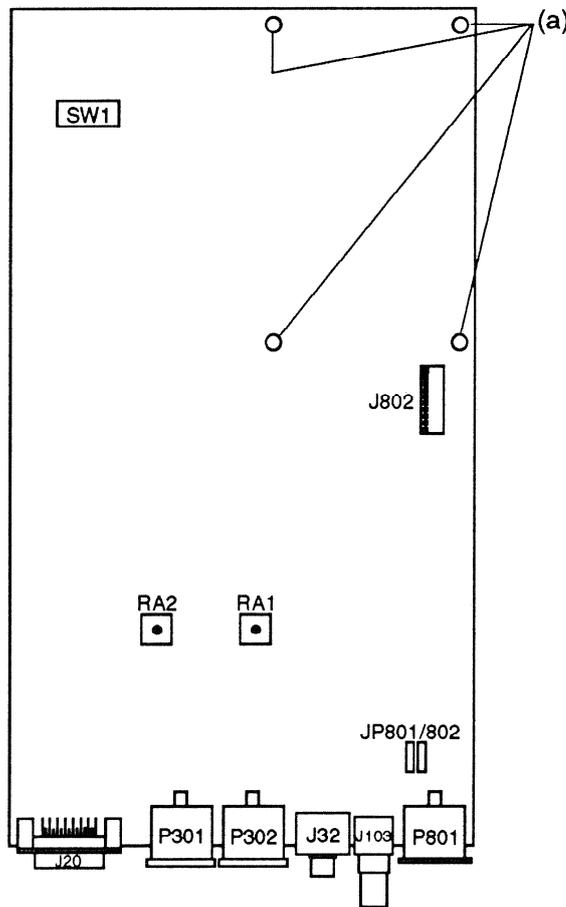
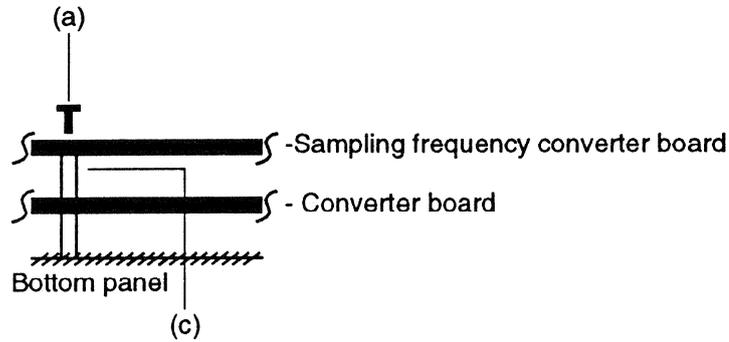
Output signals **Audio** output signal "AES OUTN" / "AES OUTP": AES/EBU format with TTL level, balanced.
Sampling frequency: corresponding to SYNC input; 48 kHz without ext. sync.

SYNC signalization: The "SYNC EXT" signal indicates synchronization to an external sync signal. (open collector output, active low).

"C"-channel:	Bit	0	(Pro)	= always 1
	Bit	1	(Audio)	= according to the CD
	Bits	2-4	(Emphasis)	= according to the CD
	Bit	5	(Lock)	= always 0
	Bits	6-7	(Fs)	= 48 kHz 0 1 (internal reference), else 0 0
	Bits	8-11	(Channel mode)	= always 0 1 0 0
	Bits	12 - 183		= always all 0
	Bits	184-191	(CRCC)	= set correctly

Audio data	The audio data are the same as specified in the D730/D731 operating instructions, Section 1.5, Technical data.
Power requirements	+5 VDC (+4.5...+5.5 VDC) typ. 100 mA
Operating temperature	0° to 70° C
Test points	TP1: Ground (GND) TP2: U-bit of the receiver (serial) TP3: U-bit to AES/EBU transmitter (serial) TP4: L/R clock of the output

3. Installing the sampling frequency converter (SFC) in D732 CD-Player 1.630.171.00



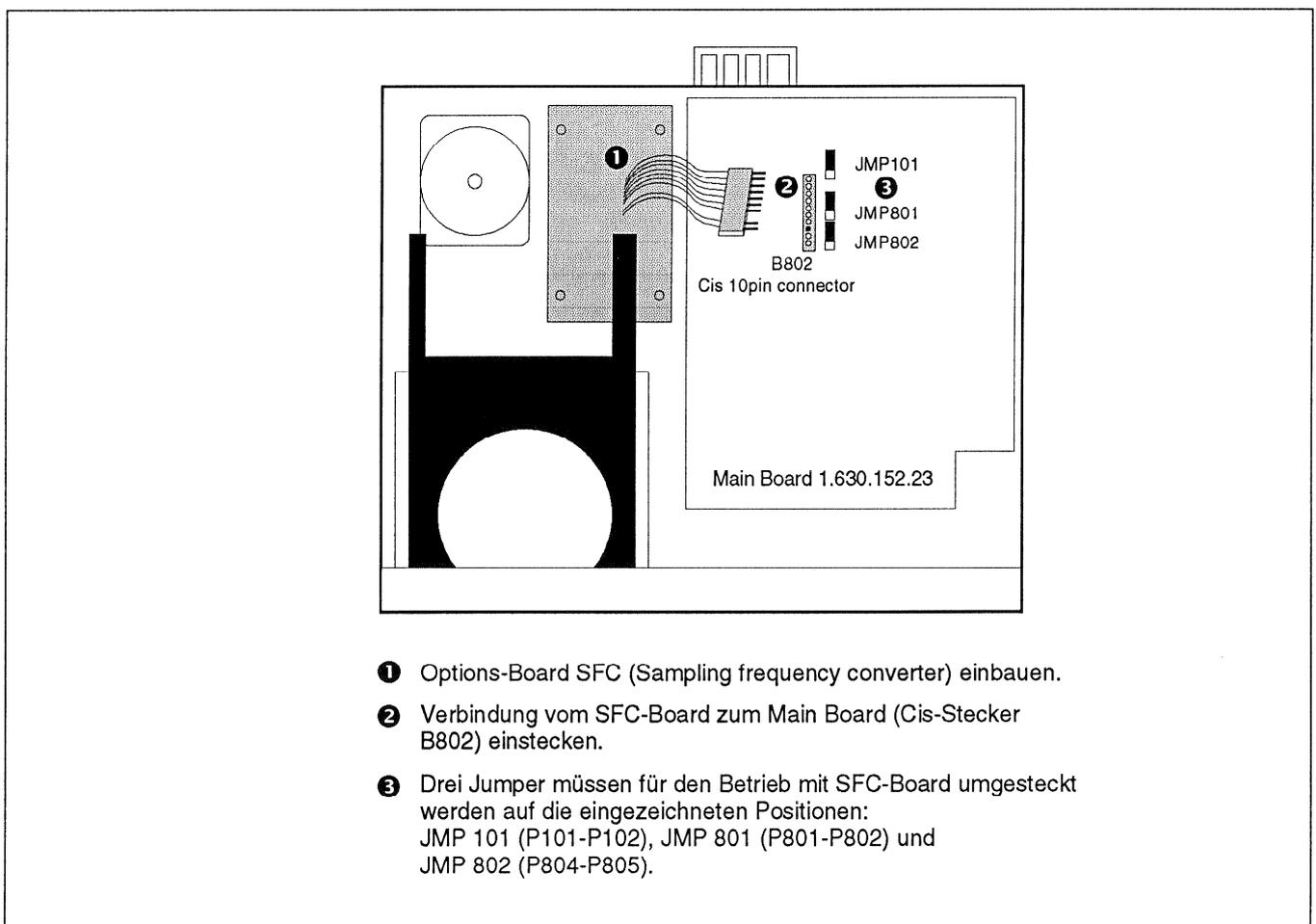
Jumper position JP801/802:

- 1) Without SFC:
(44,1kHz, SPDIF)
- 2) With SFC:
with ext. sync clock: 32...48kHz
without ext. sync clock: 48kHz

- Unfasten four screws (a) on the converter board
- Screw in the supplied stand-off studs (c) in place of the screws (a)
- Plug in the SFC connection cable at J802
- Fasten the sampling frequency converter board with the screws (a)
- Set jumpers JP801/802 to position 2
- Fasten the cover with the screws

1. Einbau des Abtastraten-Wandlers (SFC) in D730/D731 CD-Player

SFC-Chip	In STUDER CD-Spielern ist der Einbau eines Abtastraten-Wandlers als Options-Board vorgesehen. Der SFC (Sampling Frequency Converter)- Chip, der auf internationalen STUDER Patenten basiert, kann asynchron zwischen zwei beliebigen Abtastraten wandeln.
Digitalausgang mit 48kHz	In der Anwendung für den D730 und D731 stellt der SFC ein Digitalsignal mit 48kHz zur Verfügung. Bei externer Synchronisation über den Word Clock Eingang (TTL $\pm 5.. \pm 15V$) oder über ein AES/EBU Referenz Signal kann der SFC auf jeden Takt zwischen 32 und 48kHz synchronisieren.
Varispeed	Die Varispeed-Funktion der CD-Spieler kann mit SFC-Board auch in digitalen Systemen benutzt werden. Die Abtastrate des Digitalausgangs bleibt synchron zur Taktreferenz des SFC.
Einbau der SFC-Option	Der technische Fortschritt ermöglicht den einfachen Einbau eines SFC-Boards in CD-Spieler mit Index "Hardware .22" auf dem Mainboard (ca. ab Seriennummer 1950 (D730) bzw. 1600 (D731). Vorgänger-Versionen müssen durch neue Main Boards ersetzt werden. Für kundenseitig modifizierte Baugruppen entfällt jeder Garantieanspruch. Als Control-Software muss Version 1.2 oder höher verwendet werden.



D731 mit SFC-Board. Beim D730 erfolgt der Einbau gleich. Das Options-Board ist allerdings vorne links im Gerät platziert.

Bestell-Information	Set bestehend aus SFC-Board, Montagematerial und Einbauanleitung	Bestell-Nr. 1.630.171.00
	1 SFC Nachrüstsatz D73x Einbauanleitung	10.27.3570
	4 Z-Schraube, IS, ZN, M3x6	21.53.0354
	4 Fächerscheibe A D3.2	24.16.2030
	4 Gewindebolzen MS M3/M3 x 40	27.10.0340
	1 SFC Board	1.630.170.20

2. Abtastraten-Wandler (SFC-Board) 1.630.170.20

Das optionale SFC-Board ist ein asynchron arbeitender Abtastraten-Wandler. Er akzeptiert digitale Audiodaten in den Formaten AES/EBU oder SPDIF mit TTL-Signalpegel. Am Ausgang liegt ein AES/EBU-Signal mit TTL-Pegel an.

Abtastraten Die Abtastrate des Eingangssignals kann im Bereich von 32 ...48kHz variieren. Ausgangsseitig liegt sie ebenfalls im Bereich von 32 ...48kHz.

Synchronisation Der Abtastraten-Wandler erhält den Eingangs-Clock vom AES/EBU-Empfänger und den Ausgangs-Clock vom SYNC-Eingang. Der SYNC-Eingang ist für ein Wordclock- oder AES/EBU-Signal vorgesehen, mit welchem der Ausgang synchronisiert wird. Im Falle von AES/EBU-Synchronisation ist der Ausgang phasengleich (AESII) mit dem SYNC-Eingang.
Bei fehlendem SYNC-Signal wird mit interner Referenz auf 48kHz synchronisiert.

Einstellzeit Die Einstellzeit ist mit Jumper JP4/JP5/JP6 umschaltbar zwischen 200ms und 800ms. (Siehe Beschriftung der Jumper auf dem SFC Board!) Wenn Ein- und Ausgangs-clock stabil sind, kann mit 800ms Einstellzeit gearbeitet werden. Diese Einstellung bietet die beste Signalqualität und maximale Jitter-Unterdrückung. Die rasche Einstellzeit (200ms) ist für Varispeed-Anwendungen zu wählen.

Gruppenlaufzeit Die Gruppenlaufzeit bestimmt die Tiefe des FIFO-Speichers, welcher die Eingangsdaten puffert, bevor sie verarbeitet werden. Mit dem Jumper JP1/JP2/JP3 sind die Einstellungen 3ms und 700µs wählbar. (Siehe Beschriftung der Jumper auf dem SFC Board!) Mit der kurzen Einstellzeit reagiert der SFC empfindlicher auf Änderungen der Abtastrate.

Wortbreite Der Ausgang liefert 20 Bit Audiodaten.

Eingangssignale **Audio** Eingangssignal "AES IN" im AES/EBU- oder SPDIF-Format mit TTL-Pegel
Abtastrate: 32 ...48kHz

SYNC-Eingang "SYNC IN1": Wordclock-, AES/EBU- oder SPDIF-Signal mit TTL-Pegel
Abtastrate: 32 ...48kHz

Reset-Eingang: Das "RESET"-Signal ist aktiv low und initialisiert den SFC sowie den AES/EBU-Transmitter.

Ausgangssignale **Audio** Ausgangssignal "AES OUTN" / "AES OUTP": AES/EBU-Format mit TTL-Pegel, symmetrisch.
Abtastrate: entsprechend SYNC-Eingang; 48kHz ohne ext. Sync.

SYNC Signalisation: Das Signal "SYNC EXT" zeigt die Synchronisation auf ein externes Sync-Signal an. (open collector-Ausgang, aktiv low)

"C"-Kanal:	Bit	0	(Pro)	= fix 1
	Bit	1	(Audio)	= entsprechend der CD
	Bit	2-4	(Emphasis)	= entsprechend der CD
	Bit	5	(Lock)	= fix 0
	Bit	6-7	(Fs)	= bei 48kHz 0 1 (interne Referenz) sonst 0 0
	Bit	8-11	(Channel Mode)	= fix 0 1 0 0
	Bit	12-183		= alle fix 0
	Bit	184-191	(CRCC)	= wird richtig gesetzt

Audiodaten

Die Audiodaten bleiben die selben wie in der Betriebsanleitung D730/D731 Sektion 1.5 Technische Daten.

Stromversorgung

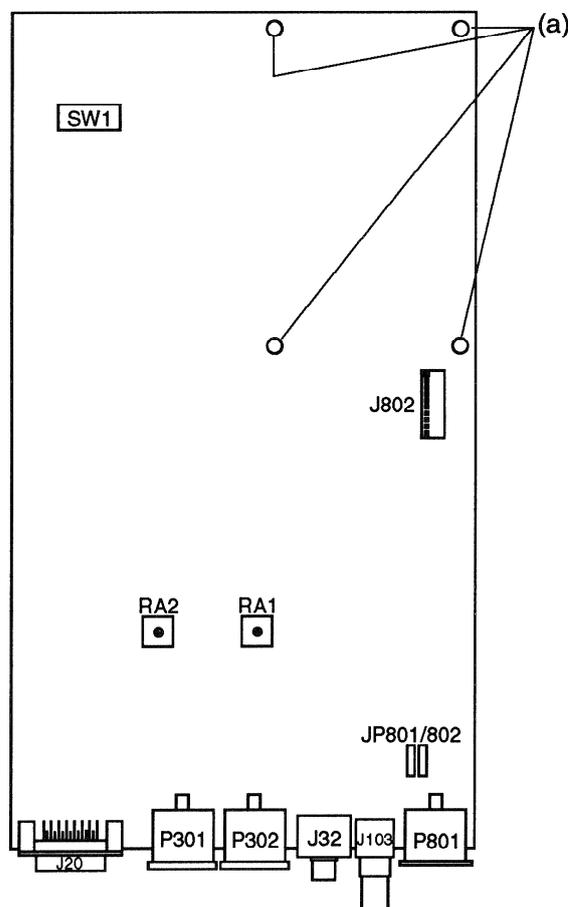
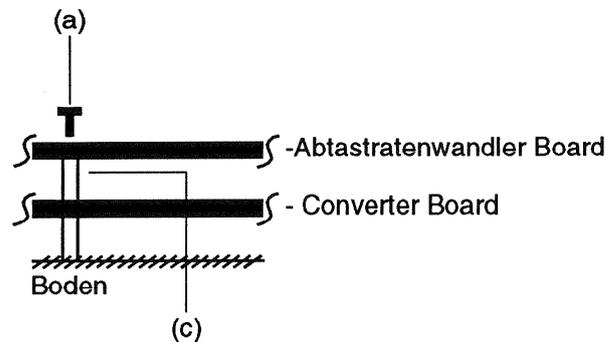
+5V DC (+4,5...+5,5V DC) typ. 100mA

Betriebstemperatur

0° ...70°C

Testpunkte

TP1: Masse (GND)
 TP2: U-Bit des Receivers (seriell)
 TP3: U-Bit zum AES/EBU-Transmitter (seriell)
 TP4: L/R-Clock des Ausgangs



Jumper Positionen JP801/802:

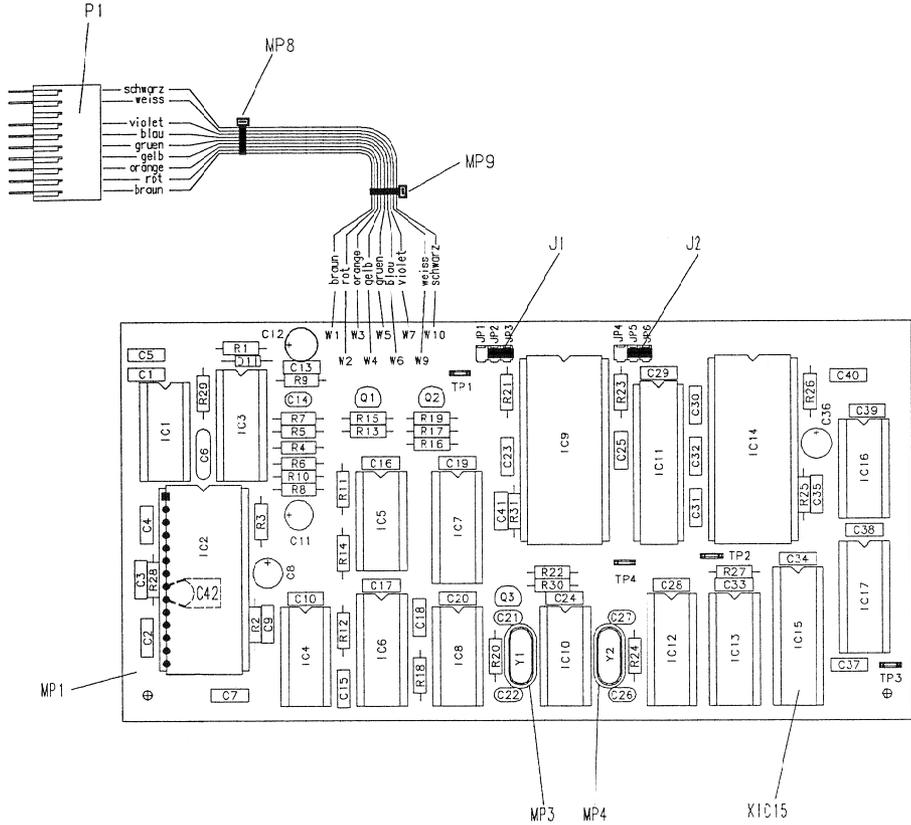
- 1) ohne SFC:
(44,1kHz, SPDIF)
- 2) mit SFC:
mit ext-sync-Clock: 32...48kHz
ohne ext-sync-Clock: 48kHz

- vier Schrauben (a) auf Converter Board entfernen
- die mitgelieferten Distanzbolzen (c) anstelle der Schrauben (a) einschrauben
- das Verbindungskabel des SFC bei J802 einstecken
- das Abtastratenwandler Board mit den Schrauben (a) fixieren
- die Jumper JP801/802 in Position 2 bringen
- das Deckblech wieder anschrauben

SAMPLING FREQUENCY CONVERTER (SFC)



SFC BOARD 1.630.170.20



Ad	POS.	REF.No.	DESCRIPTION	MANUFACTURER	Ad	POS.	REF.No.	DESCRIPTION	MANUFACTURER					
C	...	1	59.06.0104	100n		R	...	12	57.11.3105	1M	0.6W	1%,	Q207	MF
C	...	2	59.06.0103	10n		R	...	13	57.11.3333	33k	0.6W	1%,	Q207	MF
C	...	3	59.06.0103	10n		R	...	14	57.11.3333	33k	0.6W	1%,	Q207	MF
C	...	4	59.06.0104	100n		R	...	15	57.11.3333	33k	0.6W	1%,	Q207	MF
C	...	5	59.06.0104	100n		R	...	16	57.11.3333	33k	0.6W	1%,	Q207	MF
C	...	6	59.34.5661	560p	N1500	R	...	17	57.11.3333	33k	0.6W	1%,	Q207	MF
C	...	7	59.06.0104	100n		R	...	18	57.11.3103	10k	0.6W	1%,	Q207	MF
C	...	8	59.22.5220	22u		R	...	19	57.11.3333	33k	0.6W	1%,	Q207	MF
C	...	9	59.06.0473	47n		R	...	20	57.11.3105	1M	0.6W	1%,	Q207	MF
C	...	10	59.06.0104	100n										
C	...	11	59.22.5220	22u		R	...	21	57.11.3223	22k	0.6W	1%,	Q207	MF
C	...	12	59.22.5220	22u		R	...	22	57.11.3333	33k	0.6W	1%,	Q207	MF
C	...	13	59.22.3101	100 u		R	...	23	57.11.3223	22k	0.6W	1%,	Q207	MF
C	...	14	59.06.0104	100n		R	...	24	57.11.3105	1M	0.6W	1%,	Q207	MF
C	...	15	59.34.2330	33p		R	...	25	57.11.3102	1k	0.6W	1%,	Q207	MF
C	...	16	59.06.0103	10n		R	...	26	57.11.3470	47	0.6W	1%,	Q207	MF
C	...	17	59.06.0104	100n		R	...	27	57.11.3823	82k	0.6W	1%,	Q207	MF
C	...	18	59.06.0104	100n		R	...	28	57.11.3823	82k	0.6W	1%,	Q207	MF
C	...	19	59.06.0104	100n		R	...	29	57.11.3332	33k	0.6W	1%,	Q207	MF
C	...	20	59.06.0104	100n		R	...	30	57.11.3223	22k	0.6W	1%,	Q207	MF
C	...	21	59.34.2330	33p		R	...	31	57.11.3103	10k	0.6W	1%,	Q207	MF
C	...	22	59.34.2330	33p		TP	...	1	25.21.6002		LOETOESE			
C	...	23	59.06.0104	100n		TP	...	2	25.21.6002		LOETOESE			
C	...	24	59.06.0104	100n		TP	...	3	25.21.6002		LOETOESE			
C	...	25	59.06.0104	100n		TP	...	4	25.21.6002		LOETOESE			
C	...	26	59.34.2330	33p		XIC	...	15	53.03.0165		XIC DIL 20-POL			
C	...	27	59.34.2330	33p		Y	...	1	85.01.1010	24.576MHz	PAR., 30pF, 89011-28	HC49/U, VERT.		
C	...	28	59.06.0103	10n		Y	...	2	85.01.1009	16.000MHz	PAR., 89011-28, NC18/43/49/U	VERT.		
C	...	29	59.06.0104	100n					1.630.170.20		SFC BOARD, ESE		ZT 93-11-0900	
C	...	30	59.06.0104	100n					1.630.170.20		SFC BOARD, ESE		ZT 94-08-0301	
C	...	31	59.06.0103	10n										
C	...	32	59.06.0103	10n										
C	...	33	59.06.0104	100n										
C	...	34	59.06.0104	100n										
C	...	35	59.06.0473	47n										
C	...	36	59.22.5220	22u										
C	...	37	59.06.0104	100n										
C	...	38	59.06.0104	100n										
C	...	39	59.06.0104	100n										
C	...	40	59.06.0104	100n										
C	...	41	59.06.0104	100n										
C	...	42	59.34.4101	100 P										
D	...	1	50.04.0125	1M4448										
IC	...	1	50.17.1393	74HC393										
IC	...	2	50.13.0202	74HC393										
IC	...	3	50.17.4046	74HC4046										
IC	...	4	50.17.1393	74HC393										
IC	...	5	50.17.1886	74HC895										
IC	...	6	50.11.1123	74HC123										
IC	...	7	50.17.1153	74HC153										
IC	...	8	50.17.1074	74HC74										
IC	...	9	50.13.0204	74HC74										
IC	...	10	50.17.1904	74HC04										
IC	...	11	50.13.0203	74HC191										
IC	...	12	50.17.1191	74HC191										
IC	...	13	50.17.1191	74HC191										
IC	...	14	50.13.0202	74HC191										
IC	...	15	50.18.0100	PLD:16V8										
IC	...	16	50.17.1164	74HC164										
IC	...	17	50.17.1597	74HC597										
J	...	1	54.01.0021											
J	...	2	54.01.0021											
JP	...	1	54.01.0020	1-P										
JP	...	2	54.01.0020	1-P										
JP	...	3	54.01.0020	1-P										
JP	...	4	54.01.0020	1-P										
JP	...	5	54.01.0020	1-P										
JP	...	6	54.01.0020	1-P										
MP	...	1	1.630.170.11											
MP	...	3	89.01.1499											
MP	...	4	89.01.1499											
MP	...	5	43.01.0108											
MP	...	6	1.101.901.20											
MP	...	7	1.630.170.01											
MP	...	8	35.03.0109											
MP	...	9	35.03.0109											
P	...	1	1.630.170.93											
Q	...	1	50.03.0436	8C2378										
Q	...	2	50.03.0515	8C3078										
Q	...	3	50.03.0436	8C2378										
R	...	1	57.11.3100	10										
R	...	2	57.11.3102	1k										
R	...	3	57.11.3470	47										
R	...	4	57.11.3472	47										
R	...	5	57.11.3452	4k3										
R	...	6	57.11.3104	100k										
R	...	7	57.11.5106	10M										
R	...	8	57.11.3102	1k										
R	...	9	57.11.3154	150k										
R	...	10	57.11.3881	680										
R	...	11	57.11.3333	33k										

STUDER REGENSDORF SFC BOARD 'ESE' 1.630.170.20

Modifikation	Ursprung	Ursprung	Ursprung	Ursprung	Ursprung
03.08.94	ZT	ML	WST		
21.04.94	ZT	ML	WST		

Ursprung	Ursprung	Ursprung	Ursprung	Ursprung	Ursprung
03.08.94	ZT	ML	WST		
21.04.94	ZT	ML	WST		

Ursprung	Ursprung	Ursprung	Ursprung	Ursprung	Ursprung
03.08.94	ZT	ML	WST		
21.04.94	ZT	ML	WST		